

PATENT ABSTRACTS OF JAPAN

(11) Publication number : **06-160902**

(43) Date of publication of application : **07.06.1994**

(51) Int.Cl.

G02F 1/136

G02F 1/1333

(21) Application number : **04-312214**

(71) Applicant : **SEIKO EPSON CORP**

(22) Date of filing : **20.11.1992**

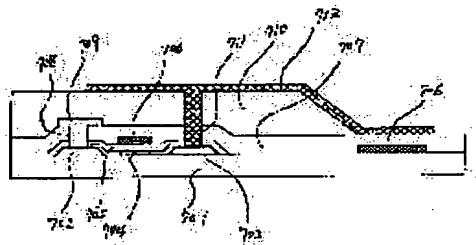
(72) Inventor : **INOUE SATOSHI**

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57) Abstract:

PURPOSE: To form a sufficient holding capacity without increasing production stages while improving an opening rate by partly etching an insulating film formed on a scanning line.

CONSTITUTION: A source region 702, drain region 703 and a channel region 704 consisting of polysilicon on a glass substrate 701 are coated with a gate insulating film 705 and a gate electrode/scanning line 706 is formed thereon. An interlayer insulating film 707 is clad thereon and a signal line 709 is connected via a contact hole 708 to the source region 702. Further, a polyimide film 710 is deposited thereon and a pixel electrode 712 is connected via a second contact hole 711 to the drain region 703. Simultaneously, the pixel electrode 712 is superposed on the scanning line of the previous stage to form a holding capacitor. The polyimide film formed on the scanning line at this time is previously removed by etching.



LEGAL STATUS

[Date of request for examination] **28.12.1998**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] **3084981**

[Date of registration] **07.07.2000**

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-160902

(43)公開日 平成6年(1994)6月7日

(51)Int.Cl. ⁵ G 0 2 F 1/136 1/1333	識別記号 5 0 0 5 0 5	庁内整理番号 9018-2K 9225-2K	F I	技術表示箇所
---	------------------------	------------------------------	-----	--------

審査請求 未請求 請求項の数8(全8頁)

(21)出願番号 特願平4-312214	(71)出願人 000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22)出願日 平成4年(1992)11月20日	(72)発明者 井上聰 長野県諏訪市大和3丁目3番5号セイコーエプソン株式会社内

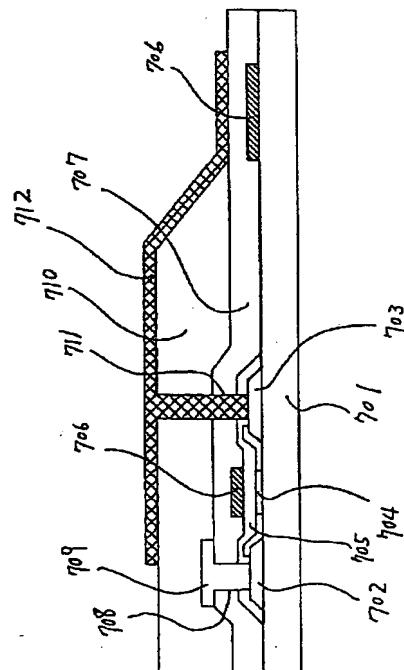
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】大きな開口率と、大きな保持容量を持つ、優れた画質の液晶表示装置を提供する。

【構成】本発明は、信号線上に絶縁膜を形成し、その上に画素電極を設ける構造の液晶表示装置に於て、少なくとも前記走査線上に形成された絶縁膜の一部をエッチングする事により、開口率の向上できるメリットを維持したまま、且つ製造工程を大幅に増加させる事なく充分な保持容量の形成を可能ならしめるものである。



【特許請求の範囲】

【請求項1】基板上に平行に配置された複数の走査線と、第一の絶縁膜を介して前記走査線上に形成され、且つ前記走査線と直交して平行に配置された複数の信号線と、前記走査線と前記信号線の各交点に、前記信号線と接続されたソース領域、前記走査線と接続されたゲート電極、ドレイン領域を具備した薄膜トランジスタが配置され、また個々の前記ドレイン領域には、第二の絶縁膜を介し前記信号線上に形成された画素電極が接続されているアクティブ・マトリックス型液晶表示装置に於て、前記画素電極と前段の走査線との間で保持容量が形成されている事を特徴とする液晶表示装置。

【請求項2】前記第二の絶縁膜の内、少なくとも前記走査線上に形成された領域の一部はエッチングされている事を特徴とする請求項1記載の液晶表示装置。

【請求項3】前記第一の絶縁膜と、前記第二の絶縁膜は異なる材料からなる事を特徴とする請求項1記載の液晶表示装置。

【請求項4】前記第二の絶縁膜は、有機絶縁膜である事を特徴とする請求項1記載の液晶表示装置。

【請求項5】前記第二の絶縁膜は、ポリイミド膜である事を特徴とする請求項1記載の液晶表示装置。

【請求項6】前記第二の絶縁膜のエッチングは、前記画素電極と前記ドレイン領域とを接続する為のコンタクト・ホール開口の為のエッチングと同時になされる事を特徴とする請求項1記載の液晶表示装置。

【請求項7】前記第一の絶縁膜は、前記第二の絶縁膜のエッチング用にいられるエッチャントに対し充分な選択比を持つ材料である事を特徴とする請求項1記載の液晶表示装置。

【請求項8】前記ドレイン領域と前記第二の絶縁膜上に形成された画素電極との接続は、前記第一の絶縁膜上に形成されたドレイン電極を介して行なわれている事を特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は表示装置、特にアクティブマトリックス型の液晶ディスプレイに関するものである。

【0002】

【従来の技術】従来、2枚の基板間に液晶を挟持し、少なくとも一方の基板上にスイッチング素子を形成したアクティブマトリックス液晶表示装置の一画素部分は、たとえば図1、及び図1のX-X'間に於ける断面図である図2に示す様な構成となっている。ガラス、石英、サファイア等の基板11上に不純物を添加した多結晶シリコン等のN+シリコン薄膜からなるソース領域12・ドレイン領域13が形成されている。これらのソース領域12・ドレイン領域13の上側に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャネル領域14が設けられている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜15が被覆しており、この上に金属、透明導電膜等から成るゲート電極、兼走査線16が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜17が被膜しており、コンタクト・ホール18を介して、金属、透明導電膜等から成る信号線19、同じく画素電極20がソース領域12・ドレイン領域13に各々接続されている。この時、画素電極20は前段の走査線に重なっており、保持容量を形成している。この様に画素電極と信号線は同一平面上に形成するのが一般的である。

【0003】しかしこの場合、画素電極と信号線がショートしない様に間隔をあけなければならず、開口率の低下が問題となる。その対策として、信号線を先に形成し、その上に絶縁膜を堆積した後、画素電極を形成する方法が提案されている。この方法を用いると、画素電極を信号線上にまで延ばす事が出来るので、大幅な開口率の向上が期待出来る。その一例を図3、及び図3のX-X'間に於ける断面図である図4に示す。ガラス、石英、サファイア等の基板31上に不純物を添加した多結晶シリコン等のN+シリコン薄膜からなるソース領域32・ドレイン領域33が形成されている。これらのソース領域32・ドレイン領域33の上側に接して、この両者を結ぶ様に多結晶シリコン等のシリコン薄膜からなるチャネル領域34が設けられている。これら全体をシリコン酸化膜等の絶縁膜から成るゲート絶縁膜35が被覆しており、この上に金属、透明導電膜等から成るゲート電極、兼走査線36が形成されている。この上に、シリコン酸化膜等の絶縁膜から成る層間絶縁膜37が被膜しており、コンタクト・ホール38を介して、金属、透明導電膜等から成る信号線39がソース領域32と接続されている。この上に、第二の層間絶縁膜40が堆積され、第二のコンタクト・ホール41を介して、画素電極42がドレイン領域33と接続されている。この時、画素電極20は前段の走査線に重なって、保持容量を形成すると共に、信号線上にも延びて開口率を向上させていく。信号線と画素電極を重ね合わせた場合、クロストークの発生が危惧されるが、信号線上に堆積する絶縁膜を充分厚くする事で回避できる。その理由から、この絶縁膜には、膜厚を厚くでき、また比較的誘電率の大きいポリイミドが用いられる。

【0004】

【発明が解決しようとする課題】しかし、従来技術には以下に述べるような課題があった。即ち、図4に見る如く、信号線上に絶縁膜を堆積する事で、走査線上には第一の絶縁膜と第二の絶縁膜が形成される。従って、画素電極と前段の走査線間で形成される保持容量は極めて小さいものになってしまふ。特に、第二の絶縁膜としてポリイミドを用いた場合は顕著である。これに対し、図5、及び図5のX-X'間に於ける断面図である図6に

【発明が解決しようとする課題】しかし、従来技術には以下に述べるような課題があった。即ち、図4に見る如く、信号線上に絶縁膜を堆積する事で、走査線上には第一の絶縁膜と第二の絶縁膜が形成される。従って、画素電極と前段の走査線間で形成される保持容量は極めて小さいものになってしまふ。特に、第二の絶縁膜としてポリイミドを用いた場合は顕著である。これに対し、図5、及び図5のX-X'間に於ける断面図である図6に

示す様に、保持容量を得る為に透明導電膜からなる電極51を設ける等の提案も成されているが、工程が大幅に増加するので必ずしも良い方法とは言えない。

【0005】本発明は以上の様な問題点を解決するものであり、その目的とするところは信号線を先に形成し、その上に絶縁膜を堆積した後、画素電極を形成する構造を採用したとしても、製造工程を大幅に増加させる事なく充分な保持容量を形成する方法を提案する事である。

【0006】

【課題を解決するための手段】本発明は、信号線上に絶縁膜を形成し、その上に画素電極を設ける構造の液晶表示装置に於て、少なくとも前記走査線上に形成された絶縁膜の一部をエッチングする事により、開口率の向上できるメリットを維持したまま、且つ製造工程を大幅に増加させる事なく充分な保持容量の形成を可能ならしめるものである。

【0007】

【作用】走査線上に形成された絶縁膜の一部をエッチングする事により、前段の走査線と画素電極間で形成される容量を大きくできる。これにより、開口率が大きく出来ると共に、充分大きな保持容量が得られる事で、優れた画質の液晶表示装置の実現が可能となった。

【0008】

【実施例】

(実施例1) 図7は本発明の実施例を示す構造断面図である。ガラス基板701上にN⁺ポリシリコンからなるソース領域702・ドレイン領域703が形成され、これらソース領域702・ドレイン領域703の上側に接して、この両者を結ぶ様にポリシリコンからなるチャネル領域704が設けられている。これら全体をシリコン酸化膜から成るゲート絶縁膜705が被覆しており、この上にゲート電極、兼走査線706が形成されている。

【0009】この上に、シリコン酸化膜から成る層間絶縁膜707が被膜しており、コンタクト・ホール708を介して、アルミニウムから成る信号線709がソース領域702と接続されている。この上に、ポリイミド膜710が堆積されており、第二のコンタクト・ホール711を介して、画素電極712がドレイン領域703と接続されている。同時に、画素電極712は前段の走査線に重なって保持容量が形成されるが、この時走査線上に形成されたポリイミド膜は予め除去されており、保持容量を構成しているキャバシタ絶縁膜はシリコン酸化膜から成る層間絶縁膜707のみであり、これに依って充分大きな保持容量が得られる。

【0010】(実施例2) 本発明は例えば図8の工程断面図に示す方法により実現出来る。ガラス基板801上に2000Å程度のN⁺ポリシリコンからなるソース領域802・ドレイン領域803を形成し、これらソース領域802・ドレイン領域803の上側に接して、この両者を結ぶ様に250Å程度のポリシリコンからなるチ

ャネル領域804を設ける。これら全体を1200Å程度のシリコン酸化膜から成るゲート絶縁膜805で被覆し、この上にクロム等からなるゲート電極、兼走査線806を形成する(図8(a)参照)。

【0011】この上に、5000Å程度のシリコン酸化膜から成る層間絶縁膜807を堆積し、コンタクト・ホール808を開口して、アルミニウムから成る信号線809をソース領域802と接続する(図8(b)参照)。

10 【0012】この上に、1μm程度のポリイミド膜810を堆積した後、レジストパターン811を形成する。このレジストパターン811を用いてポリイミド膜810のエッチングを行なうが、実際にはレジストパターン811形成時の現像工程において、ポリイミド膜810もエッチングされる(図8(c)参照)。

【0013】次に再度レジストパターン812を形成し、これをマスクにシリコン酸化膜から成る層間絶縁膜807をエッチングして、第二のコンタクト・ホール813を開口する(図8(d)参照)。

20 【0014】最後に、画素電極814をドレイン領域803と接続し、同時に、前段の走査線に重ねて保持容量を形成する(図8(e)参照)。

【0015】(実施例3) 本発明の他の実施例を図9の工程断面図を用いて説明する。石英基板901上に1500Å程度のP⁺ポリシリコンからなるソース領域902・ドレイン領域903を形成し、これらソース領域902・ドレイン領域903の上側に接して、この両者を結ぶ様に500Å程度のポリシリコンからなるチャネル領域904を設ける。これら全体を1500Å程度のシリコン酸化膜から成るゲート絶縁膜905で被覆し、この上にタンタル等からなるゲート電極、兼走査線906を形成する(図9(a)参照)。

【0016】この上に、5000Å程度のシリコン窒化膜から成る層間絶縁膜907を堆積し、コンタクト・ホール908を開口して、アルミニウムから成る信号線909をソース領域902と接続する(図9(b)参照)。

【0017】この上に、5000Å程度のシリコン酸化膜から成る第二の層間絶縁膜910を堆積し、レジストパターン911を形成する。このレジストパターン911を用いて、例えば沸酸溶液等により第二の層間絶縁膜910のエッチングを行なう(図9(c)参照)。

【0018】次に再度レジストパターン912を形成し、これをマスクにシリコン窒化膜から成る層間絶縁膜907をエッチングして、第二のコンタクト・ホール913を開口する(図9(d)参照)。

【0019】最後に、画素電極914をドレイン領域903と接続し、同時に、前段の走査線に重ねて保持容量を形成する(図9(e)参照)。

50 【0020】(実施例4) 本発明の他の実施例を図10

の工程断面図を用いて説明する。ガラス基板1001上に膜厚400Å程度のN+ポリシリコンからなるソース領域1002・ドレイン領域1003と、同様に膜厚400Å程度のポリシリコンからなるチャネル領域1004を設ける。これら全体を1000Å程度のシリコン酸化膜から成るゲート絶縁膜1005で被覆し、この上にタンタル等からなるゲート電極、兼走査線1006を形成する(図10(a)参照)。

【0021】この上に、5000Å程度のシリコン酸化膜から成る層間絶縁膜1007を堆積し、コンタクトホール1008を開口して、アルミニウムから成る信号線1009をソース領域1002と接続する。また同時にドレイン電極1010も形成する(図10(b)参照)。

【0022】この上に、1μm程度のポリイミド膜1011を堆積した後、レジストパターン1012を形成する。このレジストパターン1012を用いてポリイミド膜1011のエッチングを行なうが、実際にはレジストパターン1012形成時の現像工程において、ポリイミド膜1011もエッチングされる。こうして第二のコンタクトホール1013の開口と走査線1006上のポリイミド膜1011のエッチングが終了する(図10(c)参照)。

【0023】最後に、画素電極1014をドレイン電極1010と接続し、同時に、前段の走査線に重ねて保持容量を形成する(図10(d)参照)。

【0024】

【発明の効果】本発明を用いる事により、開口率が大きく出来ると共に、充分大きな保持容量が得られる事で、優れた画質の液晶表示装置の実現が可能となった。

【図面の簡単な説明】

【図1】従来型のアクティブマトリクス液晶表示装置に於ける一画素部分の例を表わす図。

【図2】図1のX-X'間に於ける断面図。

【図3】従来型のアクティブマトリクス液晶表示装置に於ける一画素部分の他の例を表わす図。

【図4】図3のX-X'間に於ける断面図。

【図5】従来型のアクティブマトリクス液晶表示装置に*

*於ける一画素部分の他の例を表わす図。

【図6】図5のX-X'間に於ける断面図。

【図7】本発明の実施例を示す構造断面図。

【図8】本発明の実施例を実現する為の工程断面図。

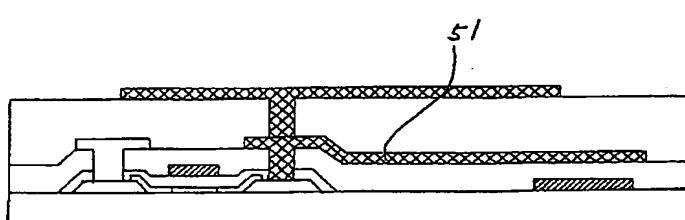
【図9】本発明を実現する為の他の実指例の工程断面図。

【図10】本発明を実現する為の他の実施例の工程断面図。

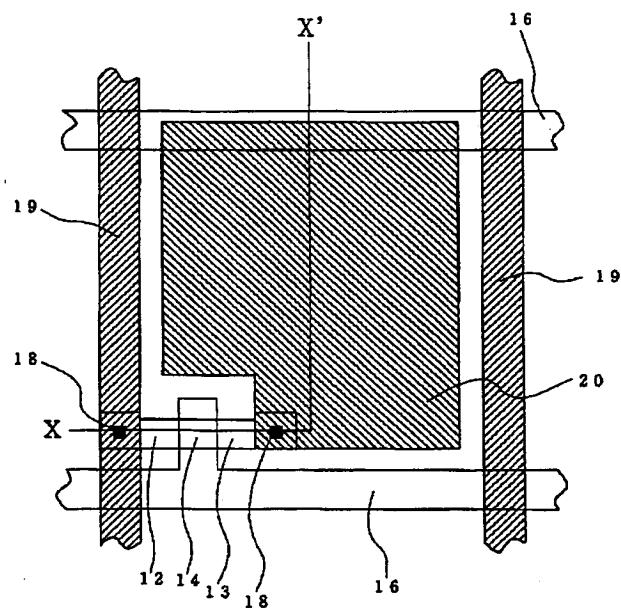
【符号の説明】

- 10 11, 31, 701, 801, 901, 1001 … 基板
- 12, 32, 702, 802, 902, 1002 … ソース領域
- 13, 33, 703, 803, 903, 1003 … ドレイン領域
- 14, 34, 704, 804, 904, 1004 … チャネル領域
- 15, 35, 705, 805, 905, 1005 … ゲート絶縁膜
- 20 16, 36, 706, 806, 906, 1006 … ゲート電極及び走査線
- 17, 37, 707, 807, 907, 1007 … 層間絶縁膜
- 18, 38, 708, 808, 908, 1008 … コンタクトホール
- 19, 39, 709, 809, 909, 1009 … 信号線
- 710, 810, 1011 … ポリイミド膜
- 20, 42, 712, 814, 914, 1014 … 画素電極
- 40, 910 … 第二の層間絶縁膜
- 41, 711, 813, 913, 1013 … 第二のコンタクトホール
- 51 … 透明導電膜からなる保持容量形成の為の電極
- 811, 812, 911, 912, 1012 … レジストパターン
- 1010 … ドレイン電極

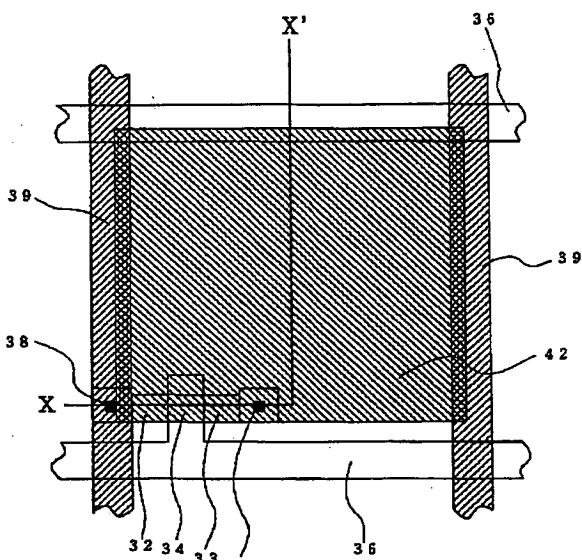
【図6】



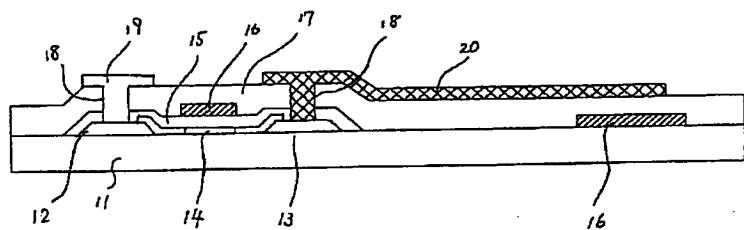
【図1】



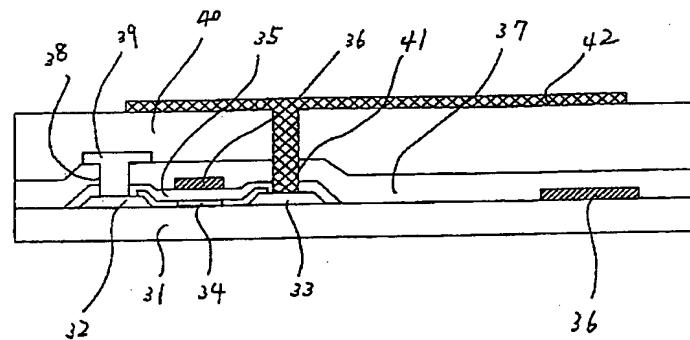
【図3】



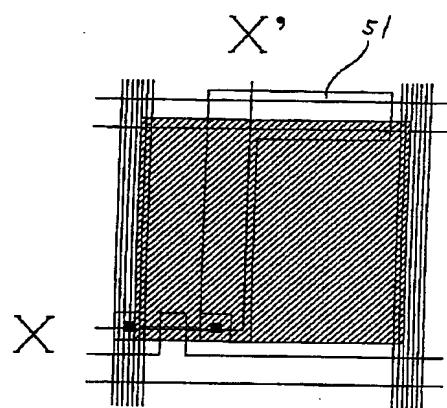
【図2】



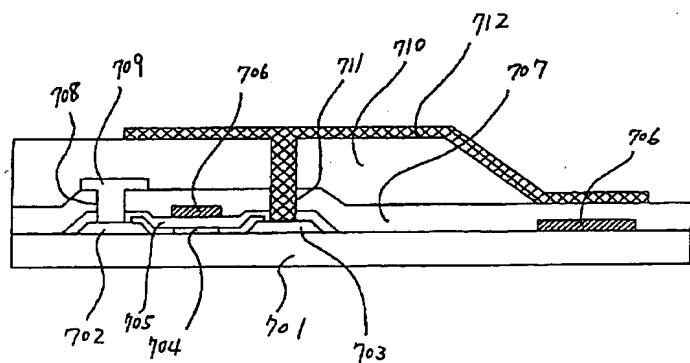
【図4】



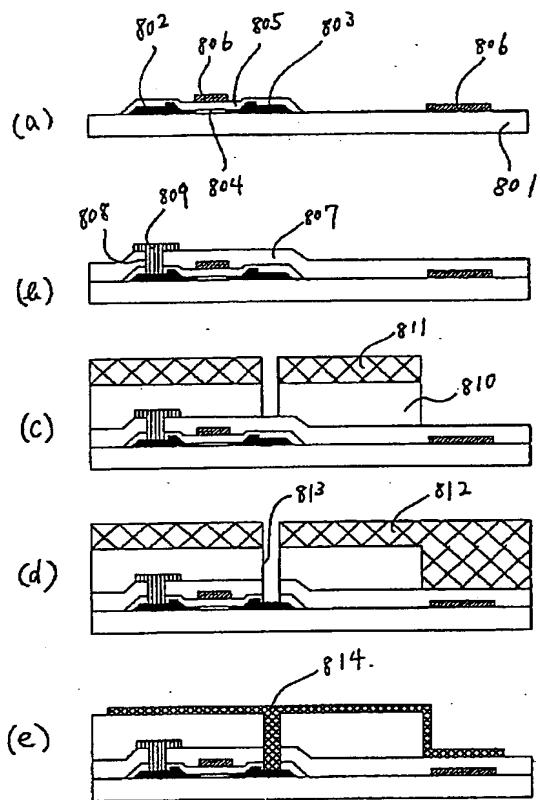
【図5】



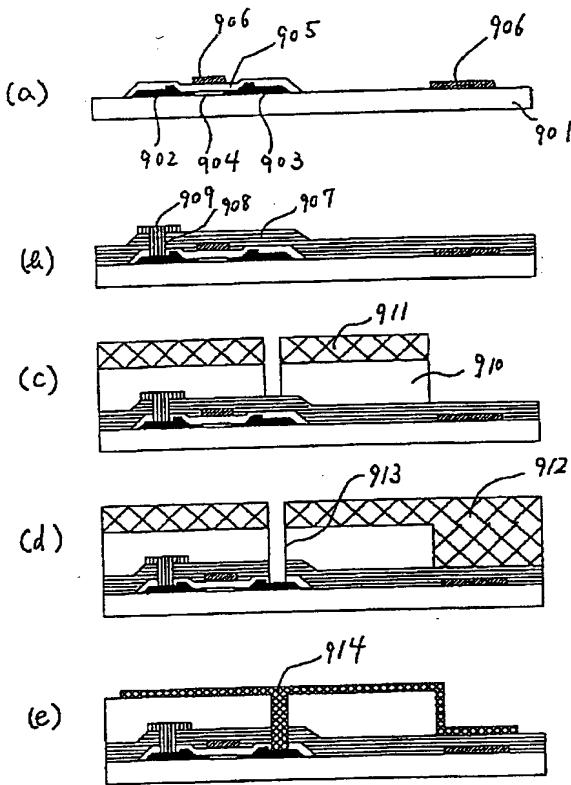
【図7】



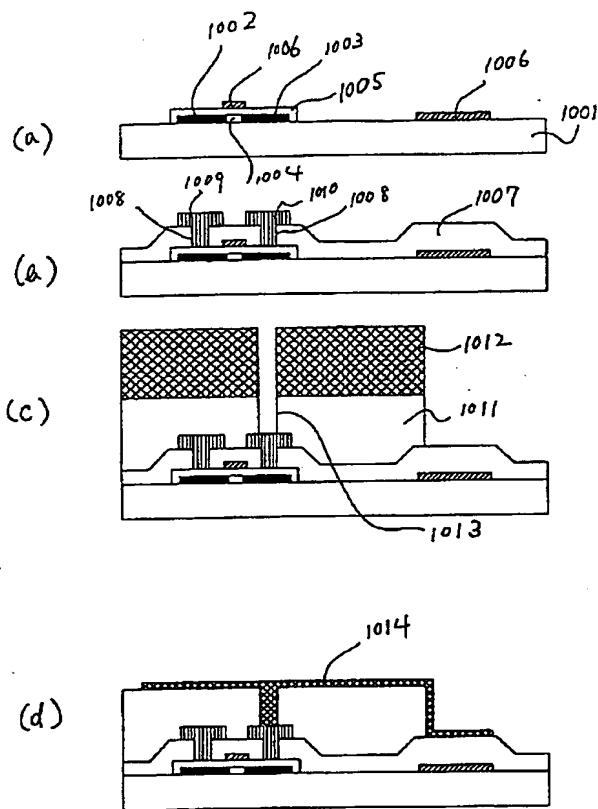
【図8】



【図9】



【図10】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成11年(1999)10月29日

【公開番号】特開平6-160902

【公開日】平成6年(1994)6月7日

【年通号数】公開特許公報6-1610

【出願番号】特願平4-312214

【国際特許分類第6版】

G02F 1/136 500

1/1333 505

【F1】

G02F 1/136 500

1/1333 505

【手続補正書】

【提出日】平成10年12月28日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正内容】

【発明の名称】 液晶表示装置及びその製造方法

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 複数の走査線と、複数の信号線と、前記各走査線と前記各信号線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する液晶表示装置において、

基板にシリコンからなる薄膜トランジスタのソース・ドレインと、前記ソース・ドレイン上にゲート絶縁膜を介して配置されたゲート電極と、前記ゲート電極上に配置された第1絶縁膜と、前記第1絶縁膜のコンタクトホールを介して前記ソースに接続されるように配置された信号線と、前記信号線上に配置された第2絶縁膜と、前記第2及び第1絶縁膜のコンタクトホールを介して前記ドレインに接続されるように配置された画素電極とを有し、前記画素電極は隣接する走査線と重なって保持容量が形成されてなり、前記走査線上には前記第2絶縁膜が除去されてなることを特徴とする液晶表示装置。

【請求項2】 前記第2絶縁膜は、ポリイミド膜からなることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】 複数の走査線と、複数の信号線と、前記各走査線と前記各信号線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有し、前記画素電極は隣接する走査線と重なって保持容量が形成さ

れてなる液晶表示装置の製造方法において、基板に薄膜トランジスタのソース・ドレインとなるシリコンを形成する工程と、前記シリコン上にゲート絶縁膜を介してゲート電極を形成する工程と、前記ゲート電極上に第1絶縁膜を形成する工程と、前記第1絶縁膜のコンタクトホールを介して前記ソースに接続されるように信号線を形成する工程と、前記信号線上に第2絶縁膜を形成する工程と、前記第2及び第1絶縁膜のコンタクトホールを介して前記ドレインに接続されるように画素電極を形成する工程とを有し、前記第2コンタクトホールを形成する際に、同時に前記走査線上の前記第2絶縁膜を除去することを特徴とする液晶表示装置の製造方法。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正内容】

【0001】

【産業上の利用分野】本発明は表示装置、特にアクティブラトリクス型の液晶表示装置及びその製造方法に関するものである。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】

【課題を解決するための手段】本発明は、複数の走査線と、複数の信号線と、前記各走査線と前記各信号線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有する液晶表示装置において、基板にシリコンからなる薄膜トランジスタのソース・ドレインと、前記ソース・ドレイン上にゲート絶縁膜を介して配置されたゲート電極と、前記ゲート電極上に配置された

第1絶縁膜と、前記第1絶縁膜のコンタクトホールを介して前記ソースに接続されるように配置された信号線と、前記信号線上に配置された第2絶縁膜と、前記第2及び第1絶縁膜のコンタクトホールを介して前記ドレインに接続されるように配置された画素電極とを有し、前記画素電極は隣接する走査線と重なって保持容量が形成されてなり、前記走査線上には前記第2絶縁膜が除去されてなることを特徴とする。本発明は、複数の走査線と、複数の信号線と、前記各走査線と前記各信号線に接続されたトランジスタと、前記トランジスタに接続された画素電極とを有し、前記画素電極は隣接する走査線と重なって保持容量が形成されてなる液晶表示装置の製造

方法において、本発明は、基板に薄膜トランジスタのソース・ドレインとなるシリコンを形成する工程と、前記シリコン上にゲート絶縁膜を介してゲート電極を形成する工程と、前記ゲート電極上に第1絶縁膜を形成する工程と、前記第1絶縁膜のコンタクトホールを介して前記ソースに接続されるように信号線を形成する工程と、前記信号線上に第2絶縁膜を形成する工程と、前記第2及び第1絶縁膜のコンタクトホールを介して前記ドレインに接続されるように画素電極を形成する工程とを有し、前記第2コンタクトホールを形成する際に、同時に前記走査線上の前記第2絶縁膜を除去することを特徴とする。

THIS PAGE BLANK (USPTO)